

2E04 半導体デバイス産業における工場規模の分極化とその政策的含意

○近藤章夫（文科省・科学技術政策研）

I 問題の所在

1980年代後半に DRAM (Dynamic Random Access Memory) の生産を中心に世界を席巻した日本の半導体デバイス産業は、日米半導体協定を潮目に 90 年代に入るとアメリカメーカーの追い上げ、韓国・台湾メーカーの台頭などを背景に国際競争力が相対的に低下した。日本の半導体デバイスメーカーの多くが、電機・電子機器を総花的に生産する総合電機メーカーであり、90年代は半導体事業以外の「本業」の不振による事業縮小や事業再構築などが進み、その結果、半導体事業の投資抑制が行われたことも競争力低下の要因としてあげられている。

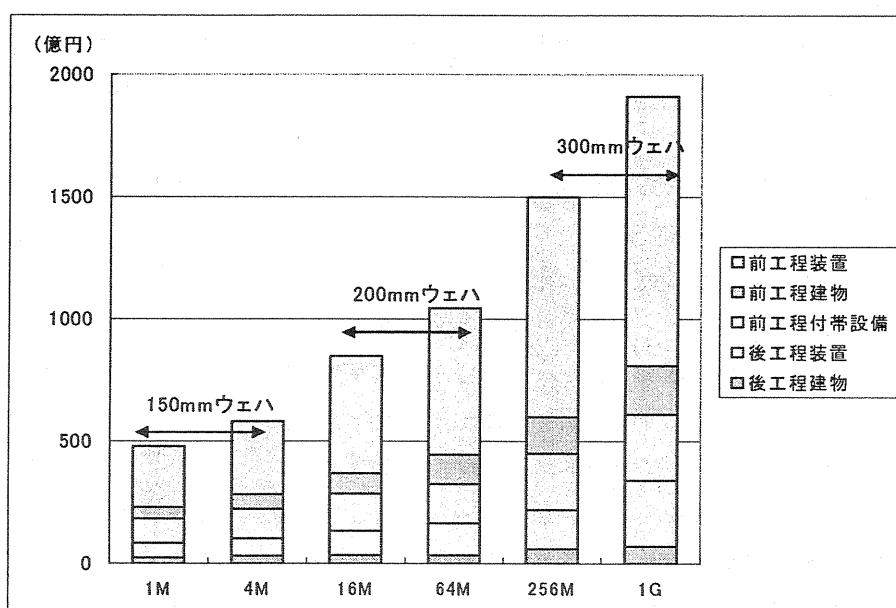
半導体産業の特徴の1つは「ムーアの法則 Moore's Law」と呼ばれるロードマップによって産業の発展が進む点にある。インテルの共同創業者である G. Moore 氏（現名誉会長）が 1965 年に主張した「半導体の集積度は 18 ～ 24 ヶ月で 2 倍になる」という予測は、過去 40 年の半導体産業の技術進歩を的確に表現したものであるとともに、半導体メーカーの道標としても重要であった。最近ではムーアの法則に代わる「ファンの法則」が半導体産業で喧伝されている。韓国メーカーであるサムソン電子の半導体総括社長ファン・チャンギョ（黄昌圭）氏が唱える「集積度は 1 年で 2 倍」という議論で、サムソン電子が半導体産業を牽引しつつあるという産業構造がこうした議論の背景にある。日本の半導体産業も含め、集積度の倍増ゲームというロードマップがデバイスメーカーに継続的な技術革新を強いるという点に半導体産業の特性がある。

半導体産業のもう 1 つの特徴は設備投資が巨額である点である。半導体生産では半導体回路を焼き付けるシリコンウェーハの面積（直径）が拡大すればするほどより多くの半導体チップを生産できるため、ウェーハの大口径化が生産コストの低減に直結する。また、ウェーハに焼き付ける加工技術も微細化が進み、近年では微細加工技術がマイクロメートル（ μm ）からナノメートル（ nm ）の世界に入るなど、製造装置の高度化や大型化が進んでいる。そのため、継続的な半導体製造装置の刷新が競争力の向上や維持に必要である。一般に半導体産業では売上高の 15% ～ 20% が設備投資の適正規模であるといわれるが、電子産業のみならず、幅広い産業に「産業のコメ」として半導体チップが用いられているため、メーカーにとってみると需要予測が難しく、事前に設備投資の適正規模を決めるのは不可能に近い。半導体産業の volatility（業績変動の振れ幅）が非常に大きいというのは、こうした設備投資の巨額化と市場の不確実性に起因している。

以上のような技術革新と設備投資の競争激化をうけて、近年では規模の経済を図るべく業界の再編成が進んでいる。デバイス製造の生産工程でみると、アメリカのシリコンバレーを中心とした設計専門会社の興隆や台湾のファウンドリ（製造受託専門会社）の台頭など世界的に水平的分業が進んでおり、R&D では SEMATECH や IMEC など最先端の技術分野における国際的な共同開発が盛んになっているなど、従来の企業や組織の枠を超えた分業やコラボレーションがみられるようになってきている。日本では、日立製作所と三菱電機の半導体事業統合によるルネサステクノロジや日本唯一の DRAM 専業メーカーであるエルピーダメモリの誕生、NEC エレクトロニクスの分社化などプレーヤーの再編が進んでいるが、依然として R&D、設計、量産を自社内で行う垂直統合型メーカー（IDM : Integrated Device Manufacturer）を指向している点に大きな違いがある。

本報告では、半導体産業の再編成をふまえたうえで、近年の設備投資額の高騰によって工場規模が分極化しつつある現状を Fab（半導体産業における生産工場を指す）データの分析から明らかにする。例えば、代表的なメモリ製品の DRAM でみると、製品の大容量化とウェーハサイズの拡大にともなって設備投資額が高騰しており、300mm（12 インチ）ウェーハでは 1500 億円から 2000 億円規模の投資が必要となってきた（図表 1）。最先端半導体デバイスでは Fab あたりの投資額が 2000 億円を超えるケースも出てきており、先に述べた設備投資額の売上高に占める割合を鑑みると、最先端デバイス向けに投資できる国内生産工場は数ヶ所に限定されることになる。このような流れのなかで、工場規模の分極化にともなう産業政策、地域科学技術政策の課題を分析結果のインプリケーションとして報告する。

図表 1 半導体デバイス（DRAM のケース）における平均設備投資額の推移



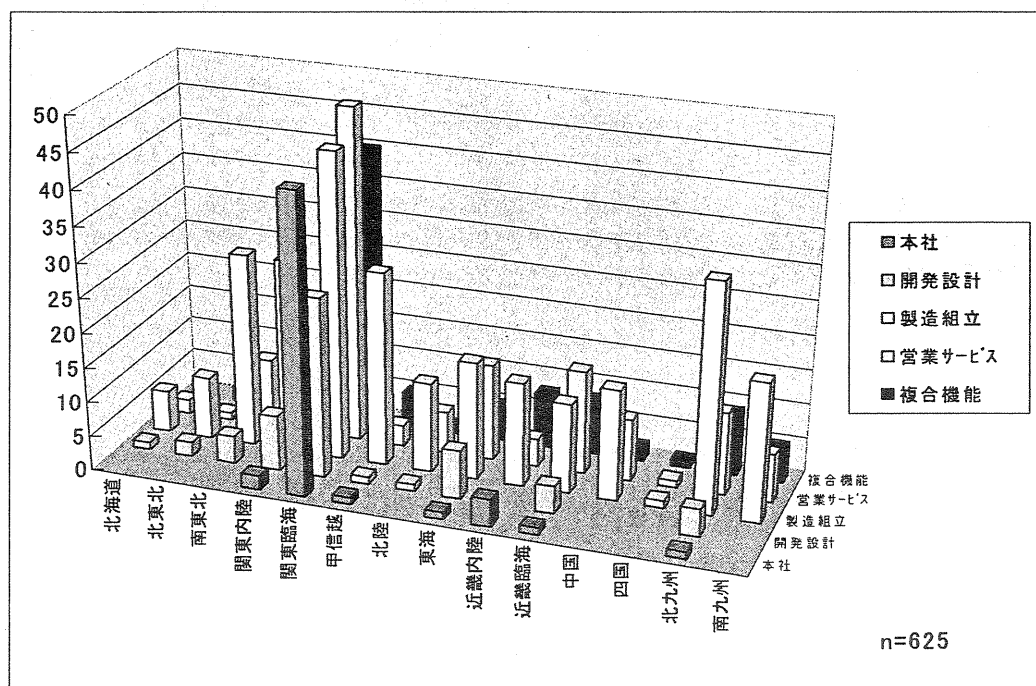
(資料)『IC ガイドブック』、『半導体産業計画総覧』などから作成

II 半導体デバイス産業の工場立地と生産規模に関する予察

半導体デバイスの生産プロセスは、回路設計からウェーハを加工する「前工程（拡散工程）」と呼ばれる部分と、ウェーハをチップに切断してチップをリードフレームに接合する組立や品質検査など「後工程（組立工程）」と呼ばれる部分に大別される。一般に、前工程は資本集約的、後工程は労働集約的な側面が強く、設備投資は前工程に約 8 割、後工程に約 2 割に振り分けられるといわれる。こうした生産プロセスを工場立地からみると、日本では研究開発の拠点は大都市圏、前工程は地方圏、後工程は前工程に近接した地域や海外への展開、といった「産業地図」を形成してきた。特に、1960 年代後半以降、地域間格差の是正を目的とした製造業の地方分散化政策（工場等立地法など）と相まって、半導体関連の生産工場も大都市圏から地方圏に展開したことが契機となっている。こうした政策的な側面にくわえ、地方圏への立地要因は低賃金労働力の利用、良質な工業用水の取得、地震リスクの分散、航空網・高速道路網の整備にともなう時間距離の短縮といった側面が複合的に絡み、全国的に半導体

デバイスの生産工場が立地することとなった（図表 2）。本社や開発拠点などは東京大都市圏に集中しているものの、それと比較して生産工場は分散している。地方圏のなかでも九州地方は「シリコンアイランド」と称されるまでに立地の集積が進み、近年では経済産業省の産業クラスター計画や文部科学省の知的クラスター事業で選定されるなど、日本半導体産業の一大集積地になってきている。地方圏の生産工場の設立年は 1970 年代の時期がもっとも多いが、生産工場の立地をつうじて経営幹部・技術者・ライン従業者などのプールが地方圏に形成され、それが近年の産業集積やクラスターの政策に一定の役割を担うなど、地方分散的な生産工場の立地は半導体産業の裾野や地方圏の産業集積の厚みを広げることにつながった。

図表 2 日本における半導体デバイスメーカーの事業所分布 (2005 年)



（資料）『半導体産業年鑑』、『セミコンポータル』などから作成

このような地方分散に特徴をもつ日本半導体メーカーの立地パターンは、米国デバイスメーカーとの比較でみると、①研究開発拠点からの前工程の分散、②前工程と後工程が近接して立地、③海外工場は主に後工程、という特徴があるとされる（Arita and McCann, 2002）。特に①の点でいうと、米国の主要半導体デバイスメーカーでは、研究開発拠点と主力前工程工場が比較的近接しているのに対して、日本では研究開発部門は東京大都市圏、前工程は地方圏に立地しており両部門が地理的に離れているのが特徴である。しかし、先端デバイスの生産においては、研究開発部門と生産部門との連携、経営資源の集中などが重要になってきており、こうした地理的分散のデメリットも一部で生じている。

また工場の地理的分散は設備投資の分散につながったため、一工場あたりの生産規模でみると日本は他地域に比べて低い水準となっている（図表 3）。米国や欧州ではメーカーの合従連衡を経て事業の選別と集中が進み、韓国や台湾では政府主導の産業政策のもと積極的な設備投資によって生産量が急増したことなども背景にある。こ

うした工場の生産規模は平均値が高くなる一方、工場の規模格差も大きくなっている。すなわち、先端デバイスの生産工場と成熟製品の生産工場の格差が開きつつあり、設備投資が特定の主力工場に期を連続して集中的に行われる事例が増えてきた。半導体産業が今後ますます、科学技術の実用化の遅速が直接的に競争力と結びつく「サイエンス型産業」の色彩を濃くしていくなかで、投資の集中性と効率性が競争優位に帰結するため、デバイスメーカーが市場から撤退するまで工場規模の分極化は強まっていくと考えられる。

図表 3 地域別の前工程ライン生産能力の平均規模格差

	工場(ライン)数	合計月産能力枚数 (200mm換算)	1工場あたり平均月産能力枚数 (200mm換算)
日本	36	601,915	16,720
アジア(日本を除く)	39	1,469,250	37,673
北米	36	922,925	25,637
欧州	16	408,550	25,534

(注)素子、純バイポーラIC、化合物を除くMOS、BiCMOS系の前処理工程。微細度 0.2μ 以下。
(出所)『半導体の創造的破壊力の解放を目指して』機械振興協会経済研究所報告書、2003年
(原資料)Strategic Marketing Associates『World Fab Watch』Oct. 2002ed.

文献

Arita, T. and McCann, P. 2002 : The Spatial and Hierarchical Organization of Japanese and US Multinational Semiconductor Firms. *Journal of International Management*, 8: 121-139.