

科目番号	I467	単位数	2
授業科目名	プロセッサ設計演習 Processor Design Laboratory		
担当教員	井口 寧、田中 清史		

### ■達成目標

基本的な論理回路およびプロセッサを実際に設計することにより、計算機ハードウェアの動作に関する詳細な知識と設計技法を修得し、独自の計算機ハードウェアを開発する能力を獲得できる。

### ■概要

ブレッドボード上で、トランジスタを用いた基本論理ゲートの作成、論理ゲート IC を用いた組合せ回路と順序回路の作成を実習する。EDA ツールを用いて、回路図やハードウェア記述言語による回路設計を実習し、更にこれを発展させて簡単なプロセッサを構築する。

### ■教科書

毎回の講義で資料を配付

### ■参考書

指定しない

### ■関連科目

I115 (デジタル論理と計算機構成)、I218 (計算機アーキテクチャ特論)

### ■履修条件

I115 (デジタル論理と計算機構成) と I218 (計算機アーキテクチャ特論) の知識を前提とする。実習環境の都合上、履修可能な人数は限られる。

### ■講義計画

1. トランジスタの基本と論理ゲートの設計
2. ブレッドボードを利用した組合せ回路 (加算器) の設計
3. ブレッドボードを利用した順序回路 (カウンタ/シフトレジスタ) の設計
4. FPGA の仕組みと開発環境
5. EDA ツールを利用した回路図入力による設計
6. EDA ツールを利用した HDL 設計
7. 基本プロセッサ設計 1 (算術論理演算器)
8. 基本プロセッサ設計 2 (プログラムカウンタ、メモリアクセス)
9. 基本プロセッサ設計 3 (レジスタセット、その他)
10. 基本プロセッサ設計 4 (データパス)
11. 基本プロセッサ設計 5 (制御論理)
12. アセンブラの作成
13. 動作確認
14. 高速化技法

### ■準備学修等の具体的な指示

本学では、15 時間の授業を含む 45 時間の学修をもって 1 単位とすることを踏まえて、準備学修に取り組むこと。各設計項目に関連する基礎を予習しておくこと。

### ■評価の観点

計算機の設計に関する理解度と技術の習熟度による。

### ■評価方法

適宜レビューを行い、各設計項目における成果物を確認する。最終試験にて学生は各自の工夫を凝らしたプロセッサの設計を発表し、その内容により評価。

### ■評価基準

成果物の機能および性能、成果発表の内容を総合的に評価。

### ■獲得可能な能力・性質

先端科学技術分野の専門家としての、  
 <社会的能力> 幅広い視野、論理的思考力  
 <創出力> 専門的知識とスキルの探求力、発想力  
 <実践力・行動力> 情報収集力、模索的推進力、課題定義力

### ■講義アーカイブ

<収録内容> 講義のみ収録  
 <配信方法> 限定配信 (キーフレーズの利用または受講者の事前登録)

<b>Course Number</b>	I467	<b>Number of credits</b>	2
<b>Course Title</b>	Processor Design Laboratory		
<b>Instructor</b>	INOBUCHI, Yasushi、 TANAKA, Kiyofumi		

■ **Course goals**

Students will be able to learn a detailed knowledge of behavior of computer hardware and techniques of constructing it, and to obtain the ability to develop their original computer hardware by actually designing basic digital circuits and processors.

■ **Course content**

Students will make basic logic gates using transistors and build combinational and sequential circuits with logic gate ICs on a bread board. Students also experience designing a hardware circuit using schematic and hardware description language (HDL) using EDA tools. Finally, a simple CPU will be produced.

■ **Textbook**

Materials will be provided every time

■ **References**

None

■ **Related courses**

I115 (Digital Logic and Computer Design), I218 (Computer Architecture)

■ **Prerequisites**

Students should have fundamental knowledge about I115(Digital Logic and Computer Design) and I218(Computer Architecture). Due to the limitation of the equipment, the number of students is limited for this lecture.

■ **Schedule**

1. Basics of transistors and design of logic gates
2. Design of combinational circuits(adder) with bread boards
3. Design of sequential circuits(counter/shift register) with bread boards
4. Structure of FPGA and its design environments
5. Schematic design with EDA tools
6. HDL design with EDA tools
7. Basic processor design 1 (Arithmetic and logical unit)
8. Basic processor design 2 (Program counter, memory access)
9. Basic processor design 3 (Register set, others)
10. Basic processor design 4 (Data path)
11. Basic processor design 5 (Control logic)
12. Building an assembler
13. Operation Verification
14. Advanced techniques

■ **How to prepare for this course**

Be well prepared for the course, taking it into consideration that one credit is awarded for 45 study hours including self-study time in addition to that of in total 15-hour lectures.  
Prepare the basics related to each design unit.

■ **Viewpoint of evaluation**

Comprehension and proficiency in computer hardware designing.

■ **Evaluation method**

Review of each design unit and students' presentation at the examination.

■ **Evaluation criteria**

Overall evaluation based on functions and performance of the hardware designed and contents of the reports.

■ **Abilities/traits that can be acquired**

- Social competencies: broad interests, logical thinking
- Creative abilities: ambition for expertise and skills, ideation
- Practical abilities: information gathering, exploratory propulsion, problem definition

■ **Lecture Archive**

What to record : Lectures only

How to broadcast : Limited (use of key phrase or require advance registration of learner)